

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-256630

(43)Date of publication of application : 25.09.1998

(51)Int.Cl.

H01S 3/096
// H03B 1/00

(21)Application number : 09-078896

(71)Applicant : TOYO COMMUN EQUIP CO LTD

(22)Date of filing : 12.03.1997

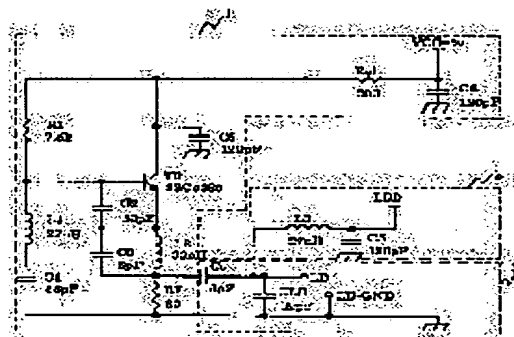
(72)Inventor : SATO TOMIO
TANAKA YASU HARU

(54) HIGH-FREQUENCY SUPERPOSING OSCILLATOR

(57)Abstract:

PROBLEM TO BE SOLVED: To obtain a high-frequency superposing oscillation circuit capable of adjusting its superposition frequency and degree of modulation separately, by inserting a low resistance into the oscillation loop of the oscillator and causing its both ends form an output part.

SOLUTION: A resistor RE is inserted into an oscillation loop to lower the resistance, and the output impedance of an oscillation part 1 is lowered. As the result of this, matching with the low-impedance characteristic of a semiconductor laser becomes easy. On the other hand, adjustment of the degree of modulation of a high-frequency superposing oscillator becomes feasible by changing the element values of a resistor RE, a capacitor Cc, and a capacitor CLD, and changing the element values of resistors Rc1, R1 connected to a power source Vcc. And since the elements for adjusting the degree of modulation differ from those for changing the oscillation frequency of the oscillator, it is possible to perform them separately. Namely, it is possible to perform oscillation frequency adjustment of the high-frequency superposing oscillator by changing either one of element values C1, L1, C2, L2, and C3, and to perform adjustment of the degree of modulation of the oscillator independently of each other.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision
of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平 10 - 256630

(43) 公開日 平成10年(1998)9月25日

(51) Int. Cl. ⁶

識別記号

F I

H 0 1 S 3/096

H 0 1 S 3/096

// H 0 3 B 1/00

H 0 3 B 1/00

Z

審査請求 未請求 請求項の数 1

F D

(全 4 頁)

(21) 出願番号 特願平9-78896

(22) 出願日 平成9年(1997)3月12日

(71) 出願人 000003104

東洋通信機株式会社

神奈川県高座郡寒川町小谷2丁目1番1号

(72) 発明者 佐藤 富雄

神奈川県高座郡寒川町小谷2丁目1番1号

東洋通信機株式会社内

(72) 発明者 田中 康晴

神奈川県高座郡寒川町小谷2丁目1番1号

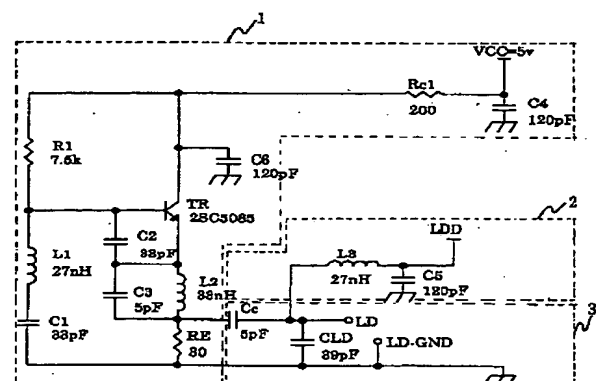
東洋通信機株式会社内

(54) 【発明の名称】 高周波重畳用発振器

(57) 【要約】

【課題】 従来の高周波重畳用発振器では、発振器の調整のため 50Ω 負荷の測定器で測定する場合と半導体レーザを変調駆動する場合とで周波数が異なり、重畳周波数を所定の周波数に調整すると変調度もこれに従って変化し、逆に変調度を調整を所定の値に調整すると重畳周波数も変動するという問題があった。

【解決手段】 高周波発振部、半導体レーザ用直流電源及びインターフェース部とから成る高周波重畳用発振器において、前記発振部の発振ループに低抵抗を挿入して出力部とし、出力周波数と変調度とを互いに別個に調整可能とする。



【特許請求の範囲】

【請求項1】 半導体レーザを駆動するための高周波重畳用発振器において、該発振器の発振ループに低抵抗を挿入してその両端を出力部としたことを特徴とする高周波重畳用発振器。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は直流電流に重畳して半導体レーザを駆動する高周波重畳用発振器に関し、特に発振周波数（重畳周波数）と出力電流とを互いに別個に調整することを可能とした高周波重畳用発振器に関する。

【0002】

【従来の技術】近年、DVD（デジタル・ビデオ・ディスク）、MO（光磁気ディスク）及びPD等の光を利用した高密度記憶情報記録媒体が多量に用いられ、最近のマルチメディアの一翼をになっている。これら光ディスクに情報を書き込む、あるいは書き込まれている情報を読みとるための光ピックアップは半導体レーザと光学系デバイスとから構成されている。一般に、光ピックアップは例えば特公昭59-9086に開示されているように、半導体レーザから出射する光ビームを光学系レンズを介して光ディスクに照射し、その反射光を光検出器で検出することにより光ディスクに記録された情報を読みとるものである。この際、上記半導体レーザを直流電流源と高周波電流源の2つの電流源からの電流で駆動することにより、反射光の帰還による半導体レーザの光出力変動を抑止している。

【0003】図2は前記高周波電流源として用いる高周波発振器（以下、高周波重畳用発振器と称す）の一例であって、高周波発振器の回路構成は破線11で囲んだ発振部と、破線12で囲んだ直流電流源LDD及び前記発振部からの高周波分を阻止するローパスフィルタとからなる直流電流部と、破線13で囲んだ半導体レーザインターフェイス部とから構成されている。発振部11は所謂コルピッツ型発振器であり、その発振周波数は、発振ループを構成する素子値L1、L2、C1、C2、C9、C4及びC5によってきまり、そのいずれかの素子値あるいは複数の素子値を変化させることにより、高周波重畳用発振回路の発振周波数を調整することができる。

【0004】また、直流電流部12のインダクタンスL4、L5と容量C7、C8によって構成するローパスフィルタは、高周波発振部11から直流源LDDへ流れ込む高周波電流を阻止する作用をすると共に前記ローパスフィルタは高周波では高インピーダンスとなるため、高周波ループへ影響を及ぼさないよう機能する。インターフェイス部13は容量C4及びC5、半導体レーザを接続するためのアノード端子LD、フォトデテクト端子PDと接地端子GNDから構成される。なお、高周波重畳

用発振回路の出力電流は容量C4、C5、インダクタンスL2の素子値を変化させることによって調整することができる。

【0005】図3は駆動電流（mA）と光出力（mW）との関係を示した図であり、半導体レーザを直流電流のみで駆動した場合の光出力を曲線A（重畳前A）で示し、また、直流電流に高周波電流を重畳して前記半導体レーザを駆動した場合の光出力を曲線B（重畳後B）で示す。この時、光出力を、例えば5mWと比較すると高周波電流を重畳した方が少ない駆動電流で済むことがわかる。これを重畳効果と云い、曲線Aと曲線Bの同一出力を得るのに必要な駆動電流の差を変調度と称している。

【0006】

【発明が解決しようとする課題】しかしながら、図2に示すような従来の高周波重畳用発振器においては、50Ω負荷の測定器を用いて、前記発振器の周波数及び出力電流等の調整を行った上で、前記高周波重畳用発振器を装置に実装すると発振器の周波数及び出力電流即ち変調度が上記調整時のそれとは異なったものとなり、再度調整が必要になるという欠点があった。ところが、前述したようにC4、C5、L2の素子値は周波数と変調度の双方を決定するものであるため、これら3素子を用いて重畳周波数を所定の周波数に調整しようすると変調度も影響を受けて変化し、逆に変調度を所定の値に調整すると重畳周波数も変動するという問題があった。そこでまず前記3素子を用いて変調度を調整した後にL1、C1、C2、C9を用いて周波数調整しているが、実際にはこれら4つの素子値を変化させたとき変調度も若干変化するため、両者を交互に試行錯誤により調整することになり、調整工程が煩雑になるという欠点もあった。本発明は上記問題を解決するためになされたものであって、重畳周波数と変調度を別個に調整できる高周波重畳用発振回路を提供することを目的とする。

【0007】

【課題を解決するための手段】上記目的を達成するために本発明に係る請求項1記載の発明は、半導体レーザを駆動するための高周波重畳用発振器において、該発振器の発振ループに低抵抗を挿入してその両端を出力部としたことを特徴とする高周波重畳用発振器である。

【0008】

【発明の実施の形態】以下本発明を図面に示した実施の形態に基づいて詳細に説明する。図1は本発明の一実施例を示す高周波重畳用発振器であって、破線1で示す高周波発振部と、破線2で示す半導体レーザ駆動用直流電源LDD及びローパスフィルタとからなる直流電源部と、半導体レーザインターフェイス部とから構成される。高周波発振部1はコルピッツ型発振器であり、その発振周波数は、発振ループを構成する素子値C1、L1、C2、L2、C3によってきまり、そのいずれかの素子値

あるいは複数の素子値を変化させれば高周波重畳用発振器の発振周波数を変動させることができる。

【0009】本発明の特徴は上記発振ループに抵抗REを挿入して該抵抗を低抵抗とすることにより発振部1の出力インピーダンスを低くした点であり、これにより半導体レーザの低インピーダンス特性と整合し易くなり、半導体レーザの挿入前後で周波数や出力電流がずれるといった不具合を解消することができる。

【0010】一方、図1に示す高周波重畳用発振器の変調度の調整は、抵抗RE、容量Cc、容量CLDの素子値を変化させること、及び電源Vccに繋がる抵抗Rc1、R1の素子値を変えることで可能であり、変調度を調整する素子は前記発振器の発振周波数を変化させる素子と異なるため、互いに別個に行うことができる。即ち、高周波重畳用発振器の発振周波数の調整は上記したように素子値C1、L1、C2、L2及びC3の何れかの素子値であり、変調度の調整とを互いに独立して行うことが可能となった。高周波重畳用発振器の素子値の一例として図1に記号と共に素子値を示した。この場合の発振周波数は400MHz、変調度は5mAあった。 20

【0011】

【発明の効果】本発明は、以上説明したように発振ループ中に低抵抗を挿入し、該抵抗を介して出力を取り出す

構成としたので、高周波重畳用発振器の出力周波数の調整と、前記発振器の変調度とを互いに独立して行うことが可能となり、前記発振器の調整時間が大幅に短縮できるようになった。また、半導体レーザの特性のバラツキに対し発振周波数に影響を与えずに変調度を調整することが可能であるという優れた効果がある。

【図面の簡単な説明】

【図1】本発明に係る高周波重畳用発振器の実施の一形態例を示す図である。

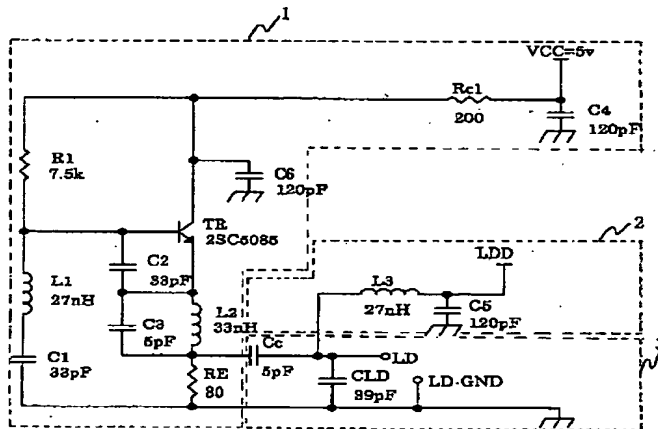
【図2】従来の高周波重畳用発振器の一例を示す。

【図3】駆動電流と光出力との関係を示す図である。

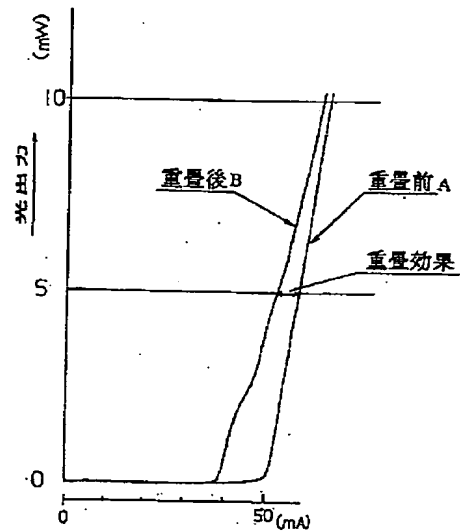
【符号の説明】

- 1・・・発振部
- 2・・・直流電源とローパスフィルタ
- 3・・・インターフェイス部
- TR・・・トランジスタ
- RE、R1、Rc1・・・抵抗
- L1、L2、L3・・・インダクタンス
- C1、C2、C3、C4、C5、C6、Cc、CLD・・・容量
- LDD・・・半導体レーザ用電源
- LD・・・半導体レーザアノード端子
- LD-GND・・・半導体レーザ接地

【図1】



【図3】



The diagram illustrates a power management IC (PMIC) with the following components and connections:

- Input/Output Pins:** VCC, LDD, PD, and GND.
- Resistors:** R1, R2, R3, R4, and R9.
- Capacitors:** C1, C2, C3, C4, C5, C6, C7, C8, and C9.
- Inductors:** L1, L2, L3, L4, and L5.
- Transistor:** TR1.
- Other Components:** LD (Load Detector) and PD (Power Detector).

The circuit is divided into several functional blocks by dashed lines:

- Block 1 (Left):** Contains R1, R2, C1, C2, L1, and L2. It is connected to the VCC pin.
- Block 2 (Middle):** Contains R4, C3, and TR1. It is connected to the LDD pin.
- Block 3 (Right):** Contains L3, C6, L4, C8, C7, and C9. It is connected to the PD pin.

The GND pin is connected to the common ground of the circuit.